

TRƯỜNG ĐẠI HỌC HỒNG ĐỨC  
KHOA KỸ THUẬT - CÔNG NGHỆ



**ĐỀ CƯƠNG CHI TIẾT**

**HỌC PHẦN**

# **ĐIỆN TỬ SỐ**

**SỐ TÍN CHỈ: 3**

**MÃ HỌC PHẦN: 177082**

**DÙNG CHO NGÀNH KỸ THUẬT ĐIỆN**

**BẠC ĐẠI HỌC**

**(Theo chương trình Kỹ thuật điện được ban hành theo Quyết định số 1067/QĐ-ĐHĐD  
ngày 22 tháng 7 năm 2020 của Hiệu trưởng trường ĐH Hồng Đức)**

THANH HÓA, NĂM 2020

**Tr- ờng Đại học Hồng Đức**  
Khoa Kỹ thuật - Công nghệ  
Bộ môn KT Điện - Điện tử

**Đề c- ơng chi tiết học phần**  
**ĐIỆN TỬ SỐ**  
**Mã học phần: 177082**

-----

### **1. Thông tin về giảng viên:**

#### **- Giảng viên 1:**

Họ và tên: Phạm Thị Hà  
Chức danh, học hàm, học vị: Giảng viên, Thạc sĩ  
Địa điểm làm việc: Bộ môn Kỹ thuật điện - Điện tử, Khoa KTCN.  
Địa chỉ liên hệ: Khoa KTCN - trường ĐHHĐ, nhà A3 CSC  
Điện thoại: 0976.245.316  
E-mail: [Phamthiha@hdu.edu.vn](mailto:Phamthiha@hdu.edu.vn)

#### **- Giảng viên 2:**

Họ và tên: Nguyễn Lê Thi.  
Chức danh, học hàm, học vị: Giảng viên, Thạc sĩ  
Địa điểm làm việc: Bộ môn Kỹ thuật điện - Điện tử, Khoa KTCN.  
Địa chỉ liên hệ: Khoa KTCN - trường ĐHHĐ, nhà A3 CSC  
Điện thoại: 0912.034.387  
E-mail: [Nguyenlethi@hdu.edu.vn](mailto:Nguyenlethi@hdu.edu.vn)

### **2. THÔNG TIN CHUNG VỀ HỌC PHẦN.**

Tên ngành: Đại học Kỹ thuật điện

Tên học phần: Điện tử số

Số tín chỉ: 3

Học kỳ: 4

Học phần: Bắt buộc  Tự chọn

Các học phần tiên quyết: Không

Các học phần kế tiếp:

Các học phần tương đương, học phần thay thế: Không

Giờ tín chỉ đối với các hoạt động:

+ Nghe giảng lý thuyết: 27 + Làm bài tập trên lớp: 18

+ Thảo luận: 18 + Thực hành:

+ Hoạt động theo nhóm: + Tự học: 135

Địa chỉ của Bộ môn phụ trách học phần:

Bộ môn Kỹ thuật điện - Điện tử: Phòng 205, nhà A3, CSC Đại học Hồng Đức.

### **3. NỘI DUNG HỌC PHẦN :**

*Nội dung:* Giới thiệu về hệ đếm và mã số, đại số logic, các hàm logic cơ bản, các phương pháp biểu diễn và tối thiểu hóa hàm logic. Các họ vi mạch logic cơ bản. Thiết kế mạch logic tổ hợp: bộ số học ; bộ hợp kênh và phân kênh ; các mạch mã hóa ; giải mã và chuyển mã. Các mạch logic dãy: các trigơ ; thiết kế các mạch đếm ; bộ chia tần, các mạch ghi dịch ; biến đổi tương tự số; số

tương tự ; các bộ nhớ bán dẫn

*Năng lực đạt được sau khi học xong học phần:* Tra cứu được các IC số. Phân tích chức năng, cách phân loại và cách đọc các thông số trên sản phẩm linh kiện điện tử cơ bản. Chuyển đổi được các hệ đếm, biến diễn và rút gọn được các hàm logic, thiết kế và vẽ được các mạch logic. Lắp được một số mạch điện tử số đơn giản.

#### 4. MỤC TIÊU CỦA HỌC PHẦN:

| Mục tiêu | Mô tả  | Chuẩn đầu ra CTĐT  |
|----------|--|--|
| 1.       | <p><b>Kiến thức:</b><br/>Sinh viên nắm đ- ọc những kiến thức cơ bản về kỹ thuật điện số: Các hệ đếm và mã số, đại số logic, các hàm logic cơ bản và ph- ong pháp tối thiểu hóa hàm logic để thiết kế mạch logic tổ hợp, các mạch hợp kênh và phân kênh, biết thiết kế các mạch logic dãy, các mạch biến đổi số t- ong tự và t- ong tự số, các bộ nhớ bán dẫn</p>   | <p>Chuyển đổi thành thạo được các hệ đếm.<br/>Tối thiểu hóa và thiết kế được các mạch số tổ hợp</p>  |
| 2.       | <p><b>* Kỹ năng:</b><br/>Có kỹ năng sử dụng và chuyển đổi các hệ đếm, tối thiểu hóa hàm logic và thiết kế mạch logic tổ hợp sử dụng các IC số LSI và MSI, các mạch chuyển mã. Có kỹ năng thiết kế các mạch đếm theo các môđul khác nhau và sử dụng các phân tử nhớ cơ bản khác nhau.</p>   | <p>Thiết kế và lắp được các mạch số ứng dụng trong thực tế</p>   |
| 3.       | <p><b>Thái độ:</b><br/>Có ý thức của ng- ời cán bộ kỹ thuật trong sự nghiệp công nghiệp hóa và hội nhập quốc tế, th- ờng xuyên trau dồi kiến thức và cập nhật thông tin mới về chuyên ngành điện, điện tử.<br/>Có tác phong Khoa học - Kỹ thuật đối với ng- ời kỹ s- ngành điện, điện tử t- ong lai.<br/>Thực hiện đúng các tiêu chuẩn, quy phạm, quy trình trong thiết kế và tính toán, lựa chọn các thiết bị trong mạch số tổ hợp.</p> | <p>Yêu nước, yêu nghề, có phẩm chất đạo đức tốt, có thái độ và đạo đức nghề nghiệp đúng đắn, có ý thức kỷ luật và tác phong công nghiệp, sẵn sàng đấu tranh ủng hộ, bảo vệ quan điểm khoa học chân chính, đam mê tìm hiểu, khám phá về môn học</p> |
| 4.       | <p><b>Năng lực:</b><br/><i>Thiết kế được các mạch logic trong lĩnh vực điện tử số.</i></p>   | <p>Có năng lực thiết kế các mạch logic trong điện tử số; có sáng kiến trong quá trình thực hiện</p>  |

|  |  |  |
|--|--|--|
|  |  | nhiệm vụ được giao; có khả năng đưa ra được kết luận về các vấn đề chuyên môn, nghiệp vụ thông thường và một số vấn đề phức tạp về mặt kỹ thuật. |
|--|--|--|

## 5. CHUẨN ĐẦU RA HỌC PHẦN

| TT | Kết quả mong muốn đạt được                                    | Mục tiêu  | Chuẩn đầu ra CTĐT  |
|----|---|---|--|
| A  | Thiết kế được các mạch logic tổ hợp                           | Hiểu được các bước tính toán, thiết kế, lựa chọn các thiết bị trong hệ thống cung cấp điện                  | Tư vấn, thiết kế, các công trình thuộc ngành điện                                |
| B  | Tổ chức thi công, vận hành được các thiết bị số trong thực tế | Vận dụng các kiến thức đã học tính toán, thiết kế, lựa chọn các thiết bị cho mạch điện tử số trong thực tế. | Vận hành, quản lý điều hành, tổ chức thi công các mạch số ứng dụng trong thực tế |

## 6. Nội dung chi tiết học phần:

### Ch- ơng I. Các hệ thống đếm và mã số.

#### 1.1. Các hệ thống đếm

#### 1.2. Chuyển đổi một số từ hệ đếm này sang hệ đếm khác.

1.2.1. Chuyển từ các hệ đếm khác sang hệ 10.

1.2.2. Chuyển từ hệ 10 sang hệ khác.

#### 1.3. Các phép tính số học trong hệ 2.

1.3.1. Phép cộng.

1.3.2. Phép trừ.

1.3.3. Phép nhân.

1.3.4. Phép chia.

#### 1.4. Mã hóa số của hệ thập phân.

#### 1.5. Mã các chữ cái, chữ số.

#### 1.6. Khái niệm về số bù.

#### 1.7. Biểu diễn số âm trong hệ nhị phân.

### Ch- ơng II. Đại số logic.

## **2.1. Các định luật cơ bản của đại số Boole**

## **2.2. Các hàm logic cơ bản .**

2.2.1. Hàm hoặc (OR)- Phép cộng logic.

2.2.2. Hàm và (AND)- Phép nhân logic.

2.2.3. Hàm đảo (NOT)- Phép phủ định.

2.2.4. Hàm không hoặc (NOR).

2.2.5. Hàm không và (NAND)

2.2.6. Hàm logic phức hợp.

## **2.3. Các ph- ơng pháp biểu diễn hàm logic .**

2.3.1. Khái niệm về Maxterm và Minterm.

2.3.2. Các tính chất cơ bản của Maxterm và Minterm.

2.3.3. Ph- ơng pháp liệt kê thành bảng trạng thái.

2.3.4. Biểu diễn bằng ph- ơng pháp giải tích.

2.3.5. Biểu diễn bằng bảng Karnaugh.

2.3.6. Biểu diễn bằng hình học.

## **2.4. Ph- ơng pháp tối thiểu hóa hàm logic.**

2.4.1. Tối thiểu hóa bằng ph- ơng pháp giải tích.

2.4.2. Tối thiểu hóa bằng bảng Karnaugh (bìa Các nô).

2.4.1.1. Hàm ở dạng chuẩn tắc tuyển.

2.4.1.2. Hàm ở dạng chuẩn tắc hội.

2.4.3. Tối thiểu hóa hàm logic không hoàn toàn xác định.

## **2.5. Chuyển đổi biểu thức OR-AND tối thiểu thành biểu thức tối thiểu dạng NAND-NAND, NORAND, NOR-NOR.**

### **Ch- ơng III: Các họ vi mạch logic cơ bản.**

## **3.1. Đặc điểm chung của các vi mạch logic.**

## **3.2. Họ logic RTL (Resistor- Transistor- Logic).**

3.2.1. Mạch đảo (NOT).

3.2.2. Mạch không hoặc (NOR).

3.2.3. Mạch và (AND).

## **3.3. Mạch logic họ DTL (Diode- Transistor- Logic).**

3.3.1. Mạch đảo (NOT)

3.3.2. Mạch không và (NAND).

## **3.4. Họ logic TTL (Transistor-Transistor-Logic).**

3.4.1. Mạch đảo (NOT).

3.4.2. Mạch không và (NAND).

3.4.3. Mạch không hoặc (NOR).

### **3.5. Họ CMOS (Complementary-Metal- Oxyde- Semiconductor).**

3.5.1. Mạch không hoặc (NOR).

3.5.2. Mạch không và (NAND).

### **3.6. Họ ECL (Emitter Coupled Logic).**

3.6.1. Cửa OR/NOR 2 lối vào họ ECL.

3.6.2. Cửa OR/NOR họ ECL 10K 2 lối vào.

### **Ch- ơng IV: Thiết kế mạch logic tổ hợp.**

#### **4.1. Ph- ơng pháp thiết kế các mạch logic tổ hợp.**

#### **4.2. Mạch số học: Bộ tổng.**

4.2.1. Bộ tổng bán phần (Half Adder: HA).

4.2.2. Bộ tổng toàn phần (Full Adder: FA).

4.2.3. Mạch tổng hai số nhị phân n bit.

4.2.4. Bộ cộng song song tính tr- ớc số nhớ.

#### **4.3. Bộ hiệu.**

4.3.1. Mạch hiệu bán phần (Half Subtractor: HS).

4.3.2. Mạch hiệu toàn phần (Full Subtractor: FS).

4.3.3. Mạch trừ hai số nhị phân n bit.

#### **4.4. Bộ nhân.**

#### **4.5. Bộ so sánh.**

4.5.1. Mạch so sánh bằng nhau hai số nhị phân 1 bit.

4.5.2. Mạch so sánh bằng nhau hai số nhị phân n bit.

4.5.3. Mạch so sánh vạm năng hai số nhị phân một bit.

4.5.4. Mạch so sánh vạm năng hai số nhị phân n bit.

#### **4.6. Hợp kênh và phân kênh.**

4.6.1. Bộ hợp kênh (chọn kênh) (multiplexer: Mux).

4.6.2. Bộ phân kênh (Demultiplexer: DMux).

#### **4.7. Các mạch biến đổi mã và chuyển mã.**

4.7.1. Chuyển từ mã thập phân sang mã BCD.

4.7.2. Biến đổi mã nhị phân sang mã “1 từ n”.

4.7.3. Bộ giải mã BCD sang mã 7 dấu.

### **Ch- ơng V: Các mạch trigơ**

#### **5.1. Trigơ R-S.**

5.1.1. Trigơ R-S không đồng bộ.

5.1.2. Trigơ R-S đồng bộ.

#### **5.2. Trigơ D (Delay).**

### **5.3. Trigr chính-phụ (Trigr M-S).**

### **5.4. Trigr vạn năng J-K.**

### **5.5. Trigr đếm T.**

### **5.6. Chuyển đổi Trigr vạn năng J-K thành các loại Trigr khác.**

5.6.1. Chuyển đổi Trigr J-K thành Trigr R-S.

5.6.2. Chuyển đổi Trigr J-K thành Trigr đếm T.

## **Ch- ong VI: Các mạch logic dâ**

### **6.1. Các bộ đếm nhị phân.**

6.1.1. Đếm nhị phân kiểu nối tiếp (không đồng bộ).

6.1.2. Đếm nhị phân kiểu song song (đồng bộ).

### **6.2. Bộ đếm nhị phân có mô đun đếm bất kỳ.**

### **6.3. Bộ đếm nhị phân ng- ợc (trừ xung).**

### **6.4. Bộ đếm nhị phân thuận ng- ợc.**

### **6.5. Các mạch ghi dịch.**

6.5.1. Mạch ghi song song.

6.5.2. Mạch ghi nối tiếp.

6.5.3. Mạch ghi vừa ghi nối tiếp dịch phải, vừa ghi song song.

6.5.1. Bộ ghi nối tiếp vừa dịch phải vừa dịch trái.

### **6.6. Bộ chia tần.**

## **Chương 7. Thực hành.**

7.1. Công logic: Định nghĩa – Phân loại – Đặc trưng.

7.2. Phân tích thí nghiệm mạch điện logic tổ hợp

7.3. Bộ dịch mó và ứng dụng của nó.

7.4. Bộ đếm và ứng dụng của nó.

## **7. Học liệu:**

7.1. Tài liệu bắt buộc.

[1] TS. Nguyễn Việt Nguyên- *Giáo trình Kỹ thuật số*. NXB Giáo dục- 2010.

7.2. Tài liệu tham khảo.

[2]. Nguyễn Thúy Vân- *Kỹ thuật số*, NXB Khoa học và Kỹ thuật Hà Nội- 2004. .

[3]. Đỗ Xuân Thụ- *Kỹ thuật điện tử*. NXB Giáo dục- 2011.

## 8. Hình thức tổ chức dạy học:

### 8.1. Lịch trình chung

| Nội dung                              | Hình thức tổ chức dạy học phân |         |           |           |               |               |       | Tổng |
|---------------------------------------|--------------------------------|---------|-----------|-----------|---------------|---------------|-------|------|
|                                       | Lý thuyết                      | Bài tập | Thảo luận | Thực hành | Tự học, tự NC | Tư vấn của GV | KT-ĐG |      |
| Chương 1. Các hệ thống đếm và mã số   | 3                              | 2       | 1         |           | 1             | 1             |       | 6    |
| Chương 2. Đại số Logic                | 4                              | 5       | 2         |           | 2             | 2             | 20'   | 11   |
| Chương 3. Các họ vi mạch Logic cơ bản | 4                              | 4       | 2         |           | 1             | 1             | 20'   | 10   |
| Chương 4. Thiết kế mạch logic tổ hợp  | 5                              | 3       | 3         |           | 2             | 2             | 30'   | 11   |
| Chương 5. Các mạch Trigon             | 3                              | 2       | 2         |           | 1             | 1             |       | 9    |
| Chương 6. Các mạch Logic dãy          | 3                              | 2       | 4         |           | 2             | 2             |       | 9    |
| Chương 7. Thực hành                   | 5                              |         | 4         |           |               | 2             | 30'   | 9    |
| <b>Tổng (tiết)</b>                    | 27                             | 18      | 18        |           | 13            | 13            |       | 53   |



## 8.2. Lịch trình cụ thể cho từng nội dung.

Nội dung 1, tuần 1: Các hệ thống đếm và mã số.

| Hình thức TCDH | Thời gian, địa điểm | Nội dung chính tuần 1  | Mục tiêu cụ thể  | Yêu cầu SV chuẩn bị   |
|----------------|---------------------|--|--|---|
| Lý thuyết      | 2<br>Phòng...       | <b>Chương 1.</b> Các hệ thống đếm và mã số.<br>1.1. Các hệ thống đếm.<br>1.2. Chuyển đổi một số từ hệ đếm này sang hệ đếm khác.<br>1.3 Phép tính số học trong hệ 2 | - Nắm vững các nguyên tắc đếm của các hệ đếm.<br>- Nắm được phương pháp chuyển đổi một số từ hệ đếm này sang hệ đếm khác<br>- Có kỹ năng thực hiện các phép tính số học trong hệ nhị phân. | Đọc tài liệu [1] trang 1→20.<br>Thế nào là cơ số của hệ đếm? các hệ thống đếm thông dụng? |
| Thảo luận      | 1<br>Phòng...       | 1. Mã hóa số của hệ thập phân.<br>2. Số bù.  | - Nắm được số thập phân được mã hóa trong các hệ thông dụng : Hệ nhị phân BCD, Mã Gray<br>- Có kỹ năng biểu diễn 1 số của hệ 10 trong mã BCD.  | Đọc tài liệu [1] trang 19→21.<br>thế nào là mã BCD? Việc biểu diễn 1 số nhị phân bất kỳ?  |
| Bài tập        | 2                   | -Chuyển đổi một số thập phân sang nhị phân BCD và sang hệ Hecxa (hệ 16).<br>-Các phép tính số học trong hệ 2.  | Nắm vững phương pháp chuyển đổi 1 số hệ 2 sang hệ BCD và hệ hecxa 16<br>- Có kỹ năng tính toán các phép tính số học của hệ 2.  | Làm bài tập GV giao và theo sự hướng dẫn của GV.<br>Quy luật tính các số nhớ?             |
| Tự học         | 1<br>Ở nhà          | 1. Mã các chữ cái và chữ số<br>2. Biểu diễn số âm trong hệ nhị phân.   | - Nắm vững mã các chữ số của hệ 10.<br>- Có kỹ năng biểu diễn số âm trong hệ nhị phân.   | Đọc tài liệu [1] trang 14→15.<br>Cách biểu diễn số âm trong hệ nhị phân?                  |
| Tư vấn         | 1<br>VPK            | Tư vấn về các vấn đề SV chưa nắm rõ về các hệ đếm theo mô dul bất kỳ.  | Mở rộng các kiến thức về hệ đếm cho SV.  | Các câu hỏi cần giải đáp về hệ đếm.   |

Nội dung 2, tuần 2: Đại số Logic .

| Hình thức TCD H | Thời gian, địa điểm | Nội dung chính tuần 2  | Mục tiêu cụ thể  | Yêu cầu SV chuẩn bị   |
|-----------------|---------------------|--|--|---|
| Lý thuyết       | 2 Phòng ...         | Chương 2: Đại số Logic.<br>1. Các định luật cơ bản của Đại số logic.<br>2. Các hàm logic cơ bản.   | - SV nắm được các định luật cơ bản của đại số logic, các hàm logic cơ bản.<br>- Có kỹ năng sử dụng các tính chất cơ bản của đại số logic để tối thiểu hóa hàm logic.         | Đọc tài liệu [1] tr 22-26.<br>Các tính chất cơ bản của đại số logic ? Các hàm logic cơ bản?   |
| Thảo luận       | 1                   | - Maxterm và Minterm.<br>- Các tính chất cơ bản của Maxterm và Minterm                             | -Nắm vững khái niệm Maxterm và Minterm<br>- Có kỹ năng sử dụng các Maxterm và Minterm để biểu diễn hàm logic   | Đọc tài liệu [2] tr 12-14. Thế nào là Maxterm và Minterm ?  |
| Bài tập         | 2 Phòng..           | - Các phương pháp biểu diễn hàm logic.<br>- Biểu diễn bằng bìa Các nô                              | - SV nắm vững các phương pháp biểu diễn hàm logic.<br>- Có kỹ năng biểu diễn hàm logic bằng bìa Các nô.  | Làm bài tập tài liệu [2] tr 23. Biểu diễn hàm logic bằng bìa Các nô đối với hàm 2,3,4,5 biến.   |
| Tự học          | 1 Ở nhà             | - Biểu diễn hàm logic bằng P <sup>2</sup> liệt kê thành bảng trạng thái và P <sup>2</sup> hình học | -Nắm vững cách biểu diễn hàm logic bằng phương pháp liệt kê thành bảng trạng thái, và p <sup>2</sup> hình học.<br>-Có kỹ năng biểu diễn bằng p <sup>2</sup> bảng trạng thái. | Đọc tài liệu [1] tr 27. Tài liệu [2] trang 10-11. Thế nào là biểu diễn bằng bảng trạng thái ? và biểu diễn bằng p <sup>2</sup> hình học ? |
| KT-ĐG           | 20' Phòng..         | - Biểu diễn hàm logic bằng bảng Karnaugh.  | Kiểm tra kiến thức của SV về biểu diễn hàm logic. Lấy ý kiến phản hồi từ SV.   | -Lý thuyết và làm bài tập tài liệu [2] tr 23.<br>-Chuẩn bị giấy   |

|        |          |  |  |                           |
|--------|----------|--|--|---------------------------|
|        |          |  |  | KT.                       |
| Tư vấn | 1<br>VPK | Các vấn đề sinh viên chưa hiểu rõ về các p <sup>2</sup> biểu diễn hàm lôgic. | Mở rộng kiến thức cho SV, giải đáp các thắc mắc của SV về biểu diễn hàm logic. | Các câu hỏi cần giải đáp. |

Nội dung 2, tuần 3: Đại số logic (tiếp).

| Hình thức TCDH     | Thời gian, địa điểm | Nội dung chính tuần 3  | Mục tiêu cụ thể   | Yêu cầu SV chuẩn bị   |
|--------------------|---------------------|--|---|---|
| Lý thuyết          | 2 Phòng..           | - Phương pháp tối thiểu hóa hàm logic : Tối thiểu hóa bằng P <sup>2</sup> giải tích và bằng phương pháp bìa Các nô.                                      | - Nắm vững cách tối thiểu hóa bằng p <sup>2</sup> giải tích và bằng bìa Các nô.<br>- Có kỹ năng tối thiểu hóa bằng bìa Các nô   | -Đọc tài liệu [1] tr 32- 33,<br>- Đọc tài liệu [2] tr 32-33.<br>Tại sao phải tối thiểu hóa hàm logic?               |
| Bài tập, thảo luận | 2 Phòng..           | - Làm bài tập chương 2 về tối thiểu hóa hàm logic.<br>- Tối thiểu hóa hàm logic không hoàn toàn xác định.  | - SV nắm vững phương pháp tối thiểu hóa hàm logic bằng p <sup>2</sup> giải tích và bằng bìa Các nô .<br>- Có kỹ năng tối thiểu hóa bằng bìa Các nô.<br>- Có kỹ năng tối thiểu hóa hàm logic không hoàn toàn xác định. | - Làm bài tập tài liệu [1] tr 38, tài liệu 2 Tr 35 Thế nào là các ô kề nhau? Cách gộp các ô kề nhau như thế nào?    |
| Tự học             | 1 Phòng..           | - Tối thiểu hóa hàm logic bằng dạng chuẩn tắc hội.<br>- Chuyển đổi biểu thức OR-AND tối thiểu thành biểu thức tối thiểu dạng NAND-NAND, NORAND, NOR-NOR. | - Nắm vững Phương pháp tối thiểu hóa hàm logic dạng hội.<br>- Có kỹ năng chuyển đổi biểu thức OR-AND tối thiểu thành biểu thức tối thiểu dạng NAND-NAND, NORAND, NOR-NOR.   | - Đọc tài liệu [2] tr 34.<br>- Đọc tài liệu [4] tr 117. P <sup>2</sup> gộp các ô hàm biểu diện dạng chuẩn tắc hội ? |
| Tư vấn             | 1 VPK               | Các vấn đề thắc mắc về tối thiểu hóa hàm logic.  | Mở rộng kiến thức cho SV, giúp SV nắm vững kiến thức về tối thiểu hóa hàm logic   | Các câu hỏi thắc mắc.   |

Nội dung 3, tuần 4: Các họ vi mạch logic cơ bản.

| Hình thức TCDH | Thời gian, địa điểm | Nội dung chính tuần 4  | Mục tiêu cụ thể  | Yêu cầu SV chuẩn bị   |
|----------------|---------------------|--|--|---|
| Lý thuyết      | 3 Phòng..           | Chương III: Các họ vi mạch logic cơ bản.<br>- Đặc điểm chung của các vi mạch logic.<br>- Nguyên lý hoạt động của các Họ RTL, DTL, TTL đối với các mạch đảo, mạch hoặc, mạch không hoặc | - Nắm được đặc điểm chung của các vi mạch logic. Giải thích được nguyên lý hoạt động của các mạch logic Họ RTL, DTL, TTL<br>- Có kỹ năng giải thích Nguyên lý chuyển mạch của các transistor theo các mức điện áp logic. | Đọc tài liệu [1] tr 41-47, tài liệu [2] tr 40-43.<br>Đặc điểm của các mạch logic khác các vi mạch tương tự ở những điểm nào ? |
| Thảo luận      | 2 Phòng..           | - Họ CMOS và họ ECL. Nguyên lý hoạt động của các mạch không hoặc và mạch không và.   | - Nắm vững Nguyên lý hoạt động của các họ IC số CMOS và họ ECL.<br>- Có kỹ năng phân tích mạch điện làm việc của các họ CMOS và họ ECL   | Đọc tài liệu [1] tr 41-47, tài liệu [2] tr 40-43. Nguyên lý chung các các họ CMOS và họ ECL ?                                 |
| Tự học         | 1 Thư viện          | - Cửa OR/NOR họ ECL 10K 2 lối vào  | -Nắm được nguyên lý làm việc của các IC số Cửa OR/NOR họ ECL 10K 2 lối vào.<br>-Có kỹ năng nhận biết ký hiệu của mạch điện IC số Cửa OR/NOR họ ECL 10K 2 lối   | Đọc tài liệu [2] tr 48. Thế nào là họ ECL và đặc điểm của cửa OR/NOR họ ECL 10K 2 lối vào?                                    |
| Tư vấn         | 1 VPK               | Các vấn đề SV thắc mắc về IC số họ CMOS và họ ECL.   | Nâng cao nhận thức của SV về các vi mạch họ logic.   | Các câu hỏi về Các vi mạch họ logic .   |

Nội dung 4, tuần 5: Thiết kế mạch Logic tổ hợp.

| Hình thức TCDH     | Thời gian, địa điểm | Nội dung chính tuần 5   | Mục tiêu cụ thể  | Yêu cầu SV chuẩn bị  |
|--------------------|---------------------|---|--|--|
| Lý thuyết          | 2 Phòng..           | Chương 4: Thiết kế mạch logic tổ hợp.<br>- Phương pháp thiết kế mạch logic tổ hợp : Bộ tổng, Bộ hiệu. | - Nắm được phương pháp thiết kế mạch logic tổ hợp, biết cách thiết lập các mạch cộng, trừ toàn phần số nhị phân theo tuyến và theo hội.<br>- Có kỹ năng cộng trừ hai số nhị phân | Đọc tài liệu [1] tr 128 - 138.<br>Tài liệu [2] trang 68-72.<br>Thế nào là mạch bộ cộng bán phần và cộng đủ ? |
| Thảo luận, Bài tập | 3 Phòng..           | -Bộ cộng song song tính trước số nhớ<br>-Mạch trừ hai số nhị phân n bit                               | - Nắm vững bộ cộng, trừ hai số nhị phân n bit, cộng song song tính trước số nhớ.<br>- Có kỹ năng thiết kế mạch cộng, trừ hai số nhị phân n bit.                                  | Đọc tài liệu [1] tr 130-132, tài liệu [2] trang 69-70.<br>Mạch tính trước số nhớ thế nào ?                   |
| Tự học             | 1 Thư viện          | -Bộ nhân hai số nhị phân.   | - Nắm được Bộ nhân hai số nhị phân.  | - Đọc tài liệu [1] tr 133- 135.<br>Nhân hai số ?   |
| KT-ĐG              | 20'                 | Tối thiểu hóa hàm logic không hoàn toàn xác định  | Đánh giá kiến thức của SV về tối thiểu hóa hàm logic<br>-Lấy thông tin phản hồi từ kết quả kiểm tra.   | Tối thiểu hóa hàm logic.<br>Giấy kiểm tra  |
| Tư vấn             | 1 VPK               | Các vấn đề về mạch số học.  | SV nắm vững các kiến thức về mạch số học.  | Chuẩn bị các câu hỏi về mạch số học  |

Nội dung 4, tuần 6: Thiết kế mạch Logic tổ hợp (tiếp).

| Hình thức TCDH     | Thời gian, địa điểm | Nội dung chính tuần 6  | Mục tiêu cụ thể   | Yêu cầu SV chuẩn bị   |
|--------------------|---------------------|--|---|---|
| Lý thuyết          | 2 Phòng..           | -Bộ so sánh : bộ so sánh bằng nhau, bộ so sánh vạn năng hai số nhị phân 1 bit.<br>-Bộ hợp kênh và phân kênh.                             | - Nắm vững mạch so sánh hai số nhị phân 1 bit và mạch so sánh vạn năng hai số nhị phân n bit.<br>- Có kỹ năng thiết kế mạch hợp kênh và phân kênh 4 bit.                            | - Đọc tài liệu [1] tr 123-126<br>- Đọc tài liệu [2] tr 72-74, 78-80. Thế nào là hợp kênh và phân kênh?    |
| Bài tập, Thảo luận | 3 Phòng..           | - Mạch so sánh bằng nhau hai số nhị phân 4 bit.<br>- Mạch so sánh vạn năng hai số nhị phân 4 bit.<br>-Các mạch biến đổi mã và chuyển mã. | - Tính được hệ số KĐ điện áp mạch EC, xác định điện trở vào và điện trở ra của.<br>- Biết cách tính toán chế độ tĩnh và vẽ đường tải tĩnh, tải xoay chiều CC.                       | Làm bài tập tài liệu [3] tr 91,92, 93. Hệ số khuếch đại điện áp mạch EC Phụ thuộc vào gì?                 |
| Tự học             | 1 Thư viện          | -Biến đổi mã nhị phân BCD sang mã '1 từ 10'<br>-Bộ giải mã BCD sang mã 7 dấu.  | - Nắm vững các nguyên tắc biến đổi mã và giải mã. Biết lập bảng trạng thái chuyển từ mã BCD sang các mã khác.<br>- Có kỹ năng thiết kế mạch chuyển mã từ nhị phân BCD sang '1 từ n' | - Đọc tài liệu [1] tr 102-06.<br>- Đọc tài liệu [2] tr 80-86 Các loại mã tiều biểu? Thế nào là mã 7 đoạn? |
| KT-ĐG              | 20' Phòng..         | Bộ cộng hai số nhị phân n bit.   | KT kiến thức về xây dựng bộ cộng hai số nhị phân bất kỳ.<br>Lấy ý kiến phản hồi từ SV   | Làm các bài tập về mạch bộ cộng hai số nhị phân.  |
| Tư vấn             | 1 VPK               | Biến đổi mã và chuyển mã.  | Mở rộng các kiến thức cho SV, giúp SV nắm chắc kiến thức về các mạch biến đổi mã và chuyển mã   | Chuẩn bị các câu hỏi về mạch biến đổi mã và chuyển mã.  |

Nội dung 5 tuần 7: Các TRIGƠ.

| Hình thức TCDH | Thời gian, địa điểm | Nội dung chính tuần 7   | Mục tiêu cụ thể  | Yêu cầu SV chuẩn bị  |
|----------------|---------------------|---|--|--|
| Lý thuyết      | 3 Phòng..           | <ul style="list-style-type: none"> <li>- Trigrơ R-S đồng bộ và không đồng bộ.</li> <li>-Trigrơ D, Trigrơ chính phụ (M-S).</li> <li>- Trigrơ vạn năng JK.</li> </ul> | <ul style="list-style-type: none"> <li>- Nắm vững được bảng trạng thái và bảng kích của Trigrơ RS và các loại trigrơ khác để xây dựng mạch RS cũng như các loại trigrơ.</li> <li>- Có kỹ năng lập bảng trạng thái và bảng kích cho các loại Trigrơ.</li> </ul> | <ul style="list-style-type: none"> <li>- Đọc tài liệu [1] tr 143-150.</li> <li>- Tài liệu [2] tr 102-110. Thế nào là mạch trigrơ, và Trigrơ chính phụ ? Đồng bộ ?</li> </ul> |
| Thảo luận      | 2 Phòng..           | <ul style="list-style-type: none"> <li>- Trigrơ đếm T.</li> <li>- Cách chuyển đổi Trigrơ vạn năng JK thành các Trigrơ khác.</li> </ul>                              | <ul style="list-style-type: none"> <li>- Nắm vững Nguyên lý hoạt động và bảng trạng thái của Trigrơ đếm T.</li> <li>cách chuyển đổi Trigrơ JK thành các loại Trigrơ khác.</li> <li>- Có kỹ năng chuyển đổi Trigrơ JK thành trigrơ D.</li> </ul>                | <ul style="list-style-type: none"> <li>- Đọc tài liệu [2] tr 113-117.</li> <li>- Phương pháp chuyển đổi giữa các loại Trigrơ?</li> </ul>                                     |
| Tự học         | 1 Thư viện          | <ul style="list-style-type: none"> <li>- Chuyển đổi Trigrơ vạn năng Jk thành Trigrơ đếm T.</li> </ul>   | <ul style="list-style-type: none"> <li>Nắm được vững cách chuyển đổi giữa Trigrơ vạn năng JK thành các trigrơ khác.</li> <li>Có kỹ năng chuyển đổi trigrơ vạn năng JK thành trigrơ đếm T.</li> </ul>   | <ul style="list-style-type: none"> <li>Đọc tài liệu [2] tr 113-115.</li> <li>Nguyên tắc chuyển đổi giữa các trigrơ?</li> </ul>   |
| Tư vấn.        | 1 VPK               | Tư vấn các nội dung liên các mạch Trigrơ số.  | Làm cho SV nắm vững kiến thức về mạch Trigrơ số, nguyên tắc chuyển đổi trạng thái các trigrơ.  | SV chuẩn bị các câu hỏi về mạch trigrơ.  |



Nội dung 6, tuần 8: Các mạch logic dãy.

| Hình thức TCDH | Thời gian, địa điểm | Nội dung chính tuần 8   | Mục tiêu cụ thể  | Yêu cầu SV chuẩn bị   |
|----------------|---------------------|---|--|---|
| Lý thuyết      | 2 Phòng..           | <ul style="list-style-type: none"> <li>- Các bộ đếm nhị phân: Đếm nhị phân kiểu nối tiếp (không đồng bộ), đếm nhị phân kiểu song song (đồng bộ).</li> <li>- Mạch đếm nhị phân có mô đun bất kỳ : Nguyên lý thiết kế, lập bảng trạng thái, chọn số Trigo.</li> </ul> | <ul style="list-style-type: none"> <li>- Nắm vững được nguyên lý làm việc của mạch đếm nhị phân nối tiếp và song song: Lập bảng trạng thái và nguyên lý thiết kế mạch đếm.</li> <li>- Có kỹ năng thiết kế mạch đếm nối tiếp và song song.</li> </ul> | - Đọc tài liệu [1] tr 170-180 Thế nào là mạch đếm nối tiếp, mạch đếm song song? Chọn số Trigo có liên quan tới mô đun đếm như thế nào ? |
| Thảo luận      | 2 Phòng..           | - Mạch đếm nhị phân ngược (trừ xung)  | <ul style="list-style-type: none"> <li>- Nắm vững được Nguyên lý đếm ngược về bảng trạng thái và thiết kế mạch đếm.</li> <li>- Có kỹ năng vẽ mạch đếm ngược.</li> </ul>  | - Đọc tài liệu [2] tr 164-167. Thế nào là đếm ngược và nguyên lý thiết kế mạch đếm ngược ?  |
| Tự học         | 1 Thư viện          | Bộ đếm ngược đồng bộ dùng Trigo JK và Trigo đếm T.  | <ul style="list-style-type: none"> <li>- Nắm được Nguyên lý thiết kế bộ đếm ngược đồng bộ.</li> <li>- Có kỹ năng vẽ mạch đếm đồng bộ ngược.</li> </ul>   | Đọc tài liệu [1]tr 164-168. Thế nào là đếm ngược đồng bộ ?  |
| KT-ĐG          | 1                   | Thiết kế mạch đếm theo môđul bất kỳ Môđul 5.  | - Đánh giá kiến thức và kỹ năng SV về mạch thiết kế mạch đếm theo môđul bất kỳ.  | SV chuẩn bị các kiến thức liên quan.  |
| Tư vấn         | 1 VPK               | Tư vấn về mạch đếm có môđul bất kỳ dùng các loại Trigo khác nhau.   | SV nắm vững kiến thức về mạch đếm theo modul bất kỳ, lập bảng chuyển trạng thái các Trigo của bộ đếm.  | Các câu hỏi cần giải đáp về bộ đếm theo modul bất kỳ.   |

Nội dung 6, tuần 9: Các mạch logic dãy (tiếp).

| Hình thức TCDH     | Thời gian, địa điểm | Nội dung chính tuần 9   | Mục tiêu cụ thể  | Yêu cầu SV chuẩn bị   |
|--------------------|---------------------|---|--|---|
| Lý thuyết          | 2 Phòng..           | <ul style="list-style-type: none"> <li>- Mạch đếm nhị phân thuận ngược.</li> <li>- Các mạch ghi dịch.</li> </ul>  | <ul style="list-style-type: none"> <li>- Nắm được Nguyên lý thiết kế các mạch đếm thuận ngược,</li> <li>- Các mạch ghi dịch nối tiếp dịch phải, mạch ghi dịch đồng bộ.</li> <li>- Có kỹ năng thiết kế mạch ghi dịch nối tiếp dịch phải.</li> </ul> | <ul style="list-style-type: none"> <li>- Đọc tài liệu [1] tr 174-178.</li> <li>- Nguyên lý thiết kế mạch vừa đếm thuận, lại vừa đếm ngược ? các mạch ghi dịch là gì?</li> </ul> |
| Bài tập, thảo luận | 3 Phòng..           | <ul style="list-style-type: none"> <li>- Các mạch ghi dịch nối tiếp và song song.</li> <li>- Mạch ghi vừa ghi nối tiếp dịch phải, vừa ghi song song.</li> </ul> | <ul style="list-style-type: none"> <li>- SV nắm được các mạch ghi dịch nối tiếp và song song, các mạch vừa ghi nối tiếp dịch phải vừa ghi song song.</li> <li>- Có kỹ năng thiết kế mạch ghi dịch nối tiếp dịch phải vừa ghi song song.</li> </ul> | Làm bài tập tài liệu [1] tr 193-<br>Thế nào là mạch ghi dịch nối tiếp và song song?<br>Thiết kế mạch ghi dịch nối tiếp và song song ?   |
| Tự học             | 1 Thư viện          | <ul style="list-style-type: none"> <li>- Bộ chia tần</li> </ul>   | <ul style="list-style-type: none"> <li>- Nắm được Nguyên lý các mạch chia tần và phương pháp thiết kế mạch chia tần dùng các loại FF.</li> <li>- Có kỹ năng thiết kế mạch chi tần dùng các Trgơ JK, T.</li> </ul>                                  | <ul style="list-style-type: none"> <li>Đọc tài liệu [1] tr 170-180.</li> <li>Tài liệu [2] tr 160-165. Thế nào là mạch chia tần?</li> </ul>                                      |
| Tư vấn             | 1 VPK               | <ul style="list-style-type: none"> <li>- Tư vấn kiến thức về các mạch ghi dịch, các bộ chia tần.</li> </ul>   | SV nắm vững kiến thức về các mạch ghi dịch và mạch chia tần.   | Các câu hỏi cần giải đáp.   |

Nội dung 7, tuần 10: Thực hành. Bài 1. Cổng logic: Định nghĩa – Phân loại –

Đặc trưng.

| Hình thức TC-DH | Thời gian/ Địa điểm | Nội dung   | Mục tiêu cần đạt   | Yêu cầu SV chuẩn bị  |
|-----------------|---------------------|--|--|--|
| Lý thuyết       | 1/ Xưởng TH         | 1.1. Nhắc lại các kiến thức cơ bản về các cổng logic AND, OR, NOT, NAND, NOR, RTL, TTL, cổng 3 trạng thái, cổng CMOS... .  | <ul style="list-style-type: none"> <li>- Về kiến thức: Sinh viên nắm được các kiến thức cơ bản về các phép toán về các cổng logic cơ bản.</li> <li>- Về kỹ năng: Vẽ mạch nguyên lý của các cổng logic từ bảng chân lý.</li> </ul>  | <p>ôn lại kiến thức lý thuyết về các cổng logic cơ bản ở các tài liệu tham khảo [3] và[4].</p> <p>-Nghiên cứu trước ở nhà tài liệu thực hành [1] Bài 1. Trang 1-13.</p> <p>- Viết công thức logic và lập bảng chân lý của các phép toán AND, OR, NOT, NAND, NOR.</p> |
| Thực hành       | 3/ Xưởng TH         | <ul style="list-style-type: none"> <li>- Khảo sát Nguyên lý hoạt động của cổng đảo NOT.</li> <li>- Khảo sát Nguyên lý hoạt động của cổng "VÀ" đảo có 2 lối vào (2 Input NAND).</li> <li>- Khảo sát Nguyên lý hoạt động của cổng "HOẶC" có</li> </ul> | <ul style="list-style-type: none"> <li>- Về kiến thức: Biết lắp các mạch cổng NOT, NAND, OR, DL ,DTL, TTL...mạch 3 trạng thái, mạch CMOS theo sơ đồ nguyên lý.</li> <li>- Về kỹ năng: Thiết kế, phân tích, lắp ráp thành thạo NOT, NAND, OR, DL ,DTL, TTL...mạch 3 trạng thái, mạch CMOS theo</li> </ul> | <ul style="list-style-type: none"> <li>- Nghiên cứu ở nhà tài liệu[1], bài 1, trang 1-13.</li> <li>- Yêu cầu sinh viên lập bảng chân lý mạch AND,OR, NOT, NAND, NOR.</li> <li>- Cho sinh viên lắp</li> </ul>   |

|                          |                 |   |   |   |
|--------------------------|-----------------|---|---|---|
|                          |                 | <p>2 lối vào (2 Input OR).</p> <p>- Khảo sát Nguyên lý hoạt động của họ mạch DL, DTL, TTL...mạch 3 trạng thái, mạch CMOS.</p> | <p>sơ đồ mạch điện như hình vẽ.</p>   | <p>mạch lần lượt theo các sơ đồ như hình vẽ mạch AND,OR, NOT, NAND, NOR trong tài liệu để khảo sát xem mạch chạy có đúng so với bảng chân lý không?</p>   |
| <p>Kiểm tra đánh giá</p> | <p>1/ Xưởng</p> | <p>- Lập bảng chân lý các mạch NOT, AND, OR, XOR.</p> <p>- Lắp lần lượt các mạch theo sơ đồ.</p>                              | <p>- Kiểm tra về kiến thức và kỹ năng lắp ráp các mạch logic.</p> <p>- Nắm bắt được khả năng của Sinh viên để điều chỉnh phương pháp giảng dạy.</p> | <p>- Đánh giá ý thức thực hành nghiêm túc, tuân thủ nội quy hay k? (3 điểm)</p> <p>- Đánh giá việc chuẩn bị bài ở nhà trước khi đến Phòng thí nghiệm cả về lý thuyết lẫn bài tập theo yêu cầu. (2 điểm).</p> <p>- Yêu cầu mỗi sinh viên lập bảng chân lý và đọc kết quả sau đó lắp mạch theo sơ đồ để theo dõi xem mạch hoàn chỉnh và chạy đúng chưa. (5 điểm).</p> |

| Hình thức TC-DH | Thời gian/ Địa điểm | Nội dung   | Mục tiêu cần đạt  | Yêu cầu SV chuẩn bị   |
|-----------------|---------------------|--|---|---|
| Lý thuyết       | 1/Xưởng TH          | <p>1. Nhắc lại các kiến thức cơ bản về Mạch điện tổ hợp.</p> <p>2. Nhắc lại các kiến thức cơ bản về Phân tích của mạch điện tổ hợp.</p> <p>3. Nhắc lại các kiến thức cơ bản Quá trình thiết kế mạch điện tổ hợp tiến hành dưới trạng thái lý tưởng</p> | <p>- Về kiến thức: Sinh viên nắm bắt được các kiến thức cơ bản về mạch điện tổ hợp, phân tích mạch logic tổ hợp và quá trình thiết kế mạch logic tổ hợp.</p> <p>- Về kỹ năng: Rèn luyện cho sinh viên kỹ năng phân tích và thiết kế mạch logic tổ hợp từ đó xác định chức năng logic của mạch điện.</p> | <p>Đọc tài liệu [1], bài 2 Trang 14-15.</p> <p>Nêu thế nào là mạch điện tổ hợp, Phân tích mạch điện tổ hợp là gì? Quá trình thiết kế mạch logic tổ hợp tiến hành như thế nào?</p> |

|           |             |  |  |  |
|-----------|-------------|--|--|--|
| Thực hành | 7/ Xưởng TH | 1. Phân tích đo thử chức năng logic của bộ bán gia dùng cổng NAND CC4011 tổ hợp. | <ul style="list-style-type: none"> <li>- Về kỹ năng: Thiết kế, phân tích, lắp ráp thành thạo bộ tổng và bộ bán tổng dùng các cổng NAND.</li> <li>- Về kỹ năng: Vẽ mạch nguyên lý của các cổng logic từ bảng chân lý.</li> <li>- Rèn luyện cho sinh viên cách lập bảng chân lý, cách tra cứu sơ đồ chân IC, và cách đọc sơ đồ chân IC để lắp mạch sao cho đúng so với sơ đồ.</li> </ul> | <ul style="list-style-type: none"> <li>- Chuẩn bị các thiết bị thí nghiệm theo yêu cầu của bài 2 ở trang 15.</li> <li>- Đọc tài liệu[1], bài 1, phần 1, trang 16-17. Yêu cầu sinh viên lên mạng tra cứu sơ đồ chân của IC CC4011 và phân tích sơ đồ chân của IC này.</li> <li>- Yêu cầu Sinh viên lập bảng chân lý mạch bán tổng. Yêu cầu sinh viên lắp mạch bán tổng theo sơ đồ hình 2.3. Sau đó theo dõi các đầu ra <math>S_i</math> và <math>C_i</math> xem các đèn hiển thị có đúng như bảng chân lý mới lập ở phần trên không.</li> </ul> |
| Thực hành | 4/ Xưởng TH | 2. Phân tích, đo thử mạch điện đạt logic của bộ toàn gia                         | <ul style="list-style-type: none"> <li>- Về kiến thức: Biết lắp bộ tổng toàn gia dùng các cổng NAND. củng cố lại kiến thức phần rút gọn hàm logic bằng bìa cacno.</li> <li>- Về kỹ năng: Lắp mạch sao cho đúng so với sơ đồ.</li> </ul>  | <ul style="list-style-type: none"> <li>- Đọc tài liệu [1], bài 1, phần 1, trang 17-19. Yêu cầu sinh viên tra cứu sơ đồ và phân tích sơ đồ chân của IC CC4011, lập bảng chân lý mạch bán tổng, rút gọn hàm logic.</li> <li>- Yêu cầu sinh viên lắp mạch bán tổng theo sơ đồ</li> </ul>  |

|                   |             |  |   |  |
|-------------------|-------------|--|---|--|
|                   |             |  | <ul style="list-style-type: none"> <li>- Cung cấp cho sinh viên kỹ năng đọc bản vẽ sơ đồ mạch điện và lắp mạch theo đúng sơ đồ, sao cho cách bố trí mạch điện đơn giản nhất, dễ nhìn nhất.</li> </ul> | <p>hình 2.6. Sau đó theo dõi các đầu ra <math>S_i</math> và <math>C_i</math> xem các đèn hiển thị có đúng như bảng chân lý mới lập ở phần trên không.</p>  |
| Kiểm tra đánh giá | 2/ Xưởng TH | <ul style="list-style-type: none"> <li>- Lập bảng chân lý.</li> <li>- Lắp mạch theo sơ đồ 2.6</li> </ul> | <ul style="list-style-type: none"> <li>- Kiểm tra về kiến thức và kỹ năng lắp ráp các mạch logic.</li> <li>- Nắm bắt được khả năng của Sinh viên để điều chỉnh phương pháp giảng dạy.</li> </ul>      | <ul style="list-style-type: none"> <li>- Đánh giá ý thức thực hành nghiêm túc, tuân thủ nội quy hay k? (3 điểm)</li> <li>- Đánh giá việc chuẩn bị bài ở nhà trước khi đến Phòng thờ nghiệm cả về lý thuyết lẫn bài tập theo yêu cầu. (2 điểm).</li> <li>- Yêu cầu lần lượt từng sinh viên lắp mạch theo hình 2.6 để giáo viên theo dõi xem mạch hoàn chỉnh và chạy đúng chưa. (5 điểm).</li> </ul> |

## Nội dung 7: Tuần 12. Bài 3: Bộ dịch mã và ứng dụng của nó

| Hình thức TC-DH | Thời gian/<br>Địa điểm | Nội dung  | Mục tiêu cần đạt   | Yêu cầu SV chuẩn bị  |
|-----------------|------------------------|---|--|--|
| Lý thuyết       | 1/ Xưởng TH            | <p>1. Nhắc lại các kiến thức về Bộ giải mã.</p> <p>2. Phân loại bộ giải mã gồm 2 loại bộ giải mã thông dụng và bộ giải mã hiển thị.</p> <p>3. Bộ giải mã hiển thị số dùng LED 7 đoạn.</p> | <p>- Về kiến thức: Nắm được các kiến thức cơ bản về các loại mạch dịch mã, cách chuyển đổi từ 2 → 4, 3 → 8, 4 → 16, cách xác định các biến đầu vào và các biến đầu ra. Giúp sinh viên hiểu được nguyên lý hoạt động của LED 7 thanh.</p> <p>- Về kỹ năng: Sinh viên cách lập bảng chân lý của các mạch dịch mã, lập bảng chân lý hiển thị của LED 7 thanh a, b, c, d, e, f, g.</p> | <p>Đọc tài liệu [1], bài 3 Trang 20-24.</p> <p>Nêu thế nào là bộ giải mã. Các loại bộ dịch mã? Giải thích hoạt động của LED 7 thanh, 7 thanh đó lần lượt có ký hiệu như thế nào? Khi hiển thị các số từ 0 đến 9 thì LED 7 thanh hiển thị thế nào, các thanh sáng tắt thế nào. Lập bảng hiển thị từ 0 đến 9 biểu thị các thanh a, b, c, d, e, f, g.</p> |
| Thực hành       | 9/ Xưởng TH            | 1. Sử dụng cụng tắc mã BCD  | - Về kiến thức: Thiết kế, phân tích, sử dụng thành thạo công tắc mã BCD. Giới thiệu vị trí các công tắc mã BCD, các phím tăng, giảm, vị trí các IC tùy theo số   | <p>- Chuẩn bị các thiết bị thí nghiệm theo yêu cầu của bài 3 ở trang 25.</p> <p>- Đọc tài liệu [1], bài 3, trang 26. Yêu cầu lần lượt từng sinh viên lắp mạch theo sơ đồ để giáo</p>   |



|  |  |  |   |   |
|--|--|--|---|---|
|  |  | <p>2. Khảo sát chức năng logic bộ dịch mã 74LS138.</p> <p>3. Dựng 2 tổ hợp 74LS138 tổ hợp thành 1 bộ dịch mã 4 → 16.</p> | <p>chân trên vali thí nghiệm và cách đọc chân IC, cách lắp IC sao cho đúng đảm bảo các chân IC không bị gãy.</p> <p>- Về kỹ năng: Rèn luyện cho sinh viên cách lập bảng chân lý, cách xác định các thanh hiển thị trên LED 7 thanh. Rèn luyện cho sinh viên khả năng lập bảng chân lý hiển thị các thanh sáng a, b, c, d, e, f, g ứng với các giá trị hiển thị của hệ thập phân từ 0 đến 9.</p> <p>- Về kiến thức: Lắp ráp thành thạo bộ dịch mã 74LS138.</p> <p>- Về kỹ năng: Rèn luyện cho sinh viên cách tra cứu sơ đồ chân của các IC giải mã, từ đó phân tích mạch và lắp mạch theo sơ đồ hình vẽ.</p> | <p>viên giám sát và hướng dẫn sinh viên lắp mạch cho đúng, từ đó yêu cầu sinh viên báo cáo kết quả có đúng như lý thuyết và bảng chân lý không?</p> <p>- Đọc tài liệu[1], bài 3, trang 26. Yêu cầu sinh viên tra cứu sơ đồ chân của IC 74LS138, lập bảng chức năng mạch giải mã 3 đầu vào 8 đầu ra và lắp mạch theo sơ đồ.</p> <p>- Đọc tài liệu[1], bài 3, trang 26 - 27. Yêu cầu sinh viên dựa vào nguyên lý của mạch giải mã 3 → 8 làm sao đưa ra cách thiết kế sử dụng 2 tổ hợp mạch 74LS138 tổ hợp thành 1 bộ dịch mã 4 → 16, và thiết kế sơ đồ từ đó lắp mạch theo sơ đồ đã thiết kế.</p> |
|--|--|--|---|---|

|  |  |  |  |  |
|--|--|--|--|--|
|  |  |  | <ul style="list-style-type: none"><li>- Về kiến thức: Sinh viên thiết kế và kết hợp 2 bộ dịch mã 3 đầu vào 8 đầu ra để lắp ráp bộ giải mã 4 đầu vào 16 đầu ra.</li><li>- Về kỹ năng: Lắp ráp thành thạo bộ giải mã 4 đầu vào 16 đầu ra theo sơ đồ hình vẽ.</li></ul> |  |
|--|--|--|--|--|

## Nội dung 7: Tuần 13. BÀI 4: BỘ ĐẾM VÀ ỨNG DỤNG CỦA NÓ.

| Hình thức TC-DH | Thời gian/Địa điểm | Nội dung   | Mục tiêu cần đạt   | Yêu cầu SV chuẩn bị   |
|-----------------|--------------------|--|--|---|
| Lý thuyết       | 1/Xưởng TH         | <p>1. Bộ đếm và nguyên lý hoạt động của bộ đếm.</p> <p>2. Phân loại bộ đếm.</p> <p>3. Bộ chia tần.</p>   | <p>- Về kiến thức: Sinh viên nắm các kiến thức cơ bản về bộ đếm, Phân loại và nguyên lý hoạt động của các loại bộ đếm.</p> <p>- Về kỹ năng: Rèn luyện cho Sinh viên kỹ cách tra cứu sơ đồ chân của các IC đếm, từ đó phân tích và thiết kế mạch.</p>             | <p>Đọc tài liệu [1], bài 4 Trang 27-30.</p> <p>- Nêu định nghĩa, phân loại loại bộ đếm và nguyên lý hoạt động của từng loại bộ đếm.</p>   |
| Thực hành       | 3/ P. 208A2        | <p>1. Dùng bộ xúc phát DCC4013 và 74LS74 tạo thành bộ đếm cộng không đồng bộ hệ nhị phân 4bit.</p> <p>2. Đo thử chức năng logic của bộ đếm nghịch hệ</p> | <p>- Về kiến thức: Lắp ráp bộ đếm cộng không đồng bộ hệ nhị phân 4 bit theo sơ đồ nguyên lý.</p> <p>- Về kỹ năng: Sử dụng thành thạo máy hiện sóng 2 tia và lắp mạch theo sơ đồ hình vẽ.</p> <p>- Về kiến thức: Sinh viên nắm các kiến thức về bộ đếm nghịch</p> | <p>- Đọc tài liệu [1], bài 4, trang 31 - 34.</p> <p>- Yêu cầu sinh viên lập bảng chức năng của bộ đếm cộng không đồng bộ hệ nhị phân 4 bit, bộ đếm nghịch không đồng bộ hệ nhị phân 4 bit và lắp mạch theo sơ đồ.</p> |

|                         |                |  |   |   |
|-------------------------|----------------|--|---|---|
|                         |                | thập phân đồng bộ<br>CC40129 hoặc<br>74LS192.  | không đồng bộ.<br>- Về kỹ năng: Sinh viên<br>sử dụng thành thạo<br>máy hiện sóng 2 tia và<br>lắp mạch theo sơ đồ<br>hình vẽ.                            |   |
| Kiểm<br>tra đánh<br>giá | 1/ P.<br>208A2 | - Lập bảng chân<br>lý.<br>- Lắp mạch theo<br>bộ đếm cộng<br>không đồng bộ hệ<br>nhị phân 4bit. | - Kiểm tra về kiến thức<br>và kỹ năng lắp ráp các<br>mạch logic.<br>- Nắm bắt được khả<br>năng của Sinh viên để<br>điều chỉnh phương<br>pháp giảng dạy. | - Đánh giá ý thức thực<br>hành nghiêm túc, tuân<br>thủ nội quy hay k? (3<br>điểm)<br>- Đánh giá việc chuẩn bị<br>bài ở nhà trước khi đến<br>Phòng thí nghiệm cả về<br>lý thuyết lẫn bài tập theo<br>yêu cầu. (2 điểm).<br>- Yêu cầu lần lượt từng<br>sinh viên lắp mạch bộ<br>đếm cộng không đồng<br>bộ hệ nhị phân 4bit. (5<br>điểm) |

## 9. CHÍNH SÁCH ĐỐI VỚI HỌC PHẦN:

- Sinh viên phải nghiên cứu trước đề cương chi tiết học phần, chuẩn bị các tài liệu học tập.
- Giảng viên giảng những vấn đề cơ bản, kết hợp thảo luận theo nhóm, lớp. Có những vấn đề giảng viên để cho sinh viên tự nghiên cứu sau đó kiểm tra và sửa chữa chung.
- Giảng viên phân tích, hướng dẫn cách áp dụng lý thuyết, cách vận dụng vào việc làm bài tập, giải bài tập mẫu, sau đó SV tự học theo nhóm để giải quyết các bài tập còn lại.
- Bắt buộc SV phải dự đầy đủ số tiết lên lớp theo quyết định 234 của trường ĐH Hồng Đức: không được nghỉ quá 20% số tiết. Rèn luyện kỹ năng tự ghi bài, học bài, nâng cao khả năng tự học và làm việc theo nhóm.

## 10. PHƯƠNG PHÁP, HÌNH THỨC KIỂM TRA - ĐÁNH GIÁ KẾT QUẢ HỌC TẬP HỌC PHẦN:

### 10.1. Kiểm tra- đánh giá thường xuyên:

- Kiểm tra quá trình chuẩn bị bài tập và phần sinh viên tự chuẩn bị ở nhà.
- Kiểm tra đánh giá thường xuyên các tuần bằng nhiều hình thức: Kiểm tra viết, trắc nghiệm, cho điểm khuyến khích sự năng nổ thảo luận của sinh viên trong thảo luận nhóm. Điểm trung bình kiểm tra có trọng số 0,3.

Tiêu chí đánh giá:

| Mức | Nội dung đánh giá (áp dụng theo các mức sau)  | Điểm  |
|-----|---|-------|
| 1   | Có chuẩn bị bài và làm bài tập ở nhà: Nhớ, trình bày đúng yêu cầu đề ra.  | 5-6,5 |
| 2   | - Nhớ, trình bày đúng yêu cầu<br>- Biết cách vận dụng giải các bài toán thực tế, nhưng chưa hoàn thiện.                         | 7-8,5 |
| 3   | - Nhớ, trình bày đúng yêu cầu.<br>- Biết cách vận dụng giải quyết tốt các bài toán thực tế và hoàn thiện vẽ mạch điện ứng dụng. | 9-10  |
| 4   | Không đạt tiêu chí trên   | < 5   |

### 10.2. Kiểm tra đánh giá giữa kỳ:

- Kiểm tra đánh giá giữa kỳ: 1 bài kiểm tra viết/ tuần 8/ 1 tiết. Điểm của bài kiểm tra có trọng số 0,2.

- Tiêu chí đánh giá:

| Mức | Nội dung đánh giá (áp dụng theo các mức sau)  | Điểm  |
|-----|---|-------|
| 1   | Có chuẩn bị bài và làm bài tập ở nhà: Nhớ, trình bày đúng yêu cầu đề ra.                                | 5-6,5 |
| 2   | - Nhớ, trình bày đúng yêu cầu<br>- Biết cách vận dụng giải các bài toán thực tế, nhưng chưa hoàn thiện. | 7-8,5 |
| 3   | - Nhớ, trình bày đúng yêu cầu.  | 9-10  |

|   |   |     |
|---|---|-----|
|   | - Biết cách vận dụng giải quyết tốt các bài toán thực tế và hoàn thiện vẽ mạch điện ứng dụng. |     |
| 4 | Không đạt tiêu chí trên   | < 5 |

### 10.3. Kiểm tra đánh giá cuối kỳ:

- Hình thức: Thi viết (tự luận).
- Thời gian: 90 phút.
- Phòng thi viết do phòng Đào tạo xếp.
- Trọng số: 0,5.
- Tiêu chí đánh giá:

| Mức | Nội dung đánh giá (áp dụng theo các mức sau)  | Điểm  |
|-----|---|-------|
| 1   | Có chuẩn bị bài và làm bài tập ở nhà: Nhớ, trình bày đúng yêu cầu đề ra.  | 5-6,5 |
| 2   | - Nhớ, trình bày đúng yêu cầu<br>- Biết cách vận dụng giải các bài toán thực tế, nhưng chưa hoàn thiện.                         | 7-8,5 |
| 3   | - Nhớ, trình bày đúng yêu cầu.<br>- Biết cách vận dụng giải quyết tốt các bài toán thực tế và hoàn thiện vẽ mạch điện ứng dụng. | 9-10  |
| 4   | Không đạt tiêu chí trên   | < 5   |

### 10.4. Lịch thi kiểm tra:

- Kiểm tra giữa kỳ: tuần thứ 5.
- Kiểm tra cuối kỳ: sau 13 tuần.
- Lịch thi: Do phòng Đào tạo xếp.

### 11. CÁC YÊU CẦU KHÁC:

- Bố trí lịch học, thời gian học theo lịch trình cụ thể (mục 8.2).
- Giờ lý thuyết bố trí học tại phòng học chức năng.
- Giờ thực hành, thí nghiệm bố trí tại Xưởng Thực Hành. Thí nghiệm theo nhóm/lớp. Mỗi nhóm không quá 25 sinh viên.

Thanh Hoá, ngày tháng năm 2020

TRƯỞNG KHOA

TRƯỞNG BỘ MÔN

GIẢNG VIÊN

Nguyễn Văn Dũng

Trần Hùng Cường

Phạm Thị Hà